

Зимин М.А.

*Научный руководитель: старший преподаватель Смирнов М.С.
Муромский институт (филиал) федерального государственного образовательного
учреждения высшего образования «Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
602264, г. Муром, Владимирская обл., ул. Орловская, 23
E-mail: sochnewa.natalya@yandex.ru*

Оценка эффективности алгоритмов ЦОС при реализации их на ПЛИС

Программируемые логические интегральные схемы (ПЛИС) в наше время набирают все большую популярность в области разработки цифровых устройств. Основные области применения ПЛИС являются: высокоскоростная обработка данных; промежуточные этапы проектирования СБИС; задачи обработки информации, требующие большого количества выводов; алгоритмы цифровой обработки сигналов, в особенности обработки данных в реальном времени. Новые разработки ПЛИС все больше вытесняют интегральные схемы малой и средней степени интеграции. Применение ПЛИС в средствах ЦОС обусловлено их высоким быстродействием, а так же возможностью 12 реализации сложных параллельных алгоритмов. Они совместимы при переносе алгоритмов на уровне языков описания аппаратуры. Созданы библиотеки мегафункций, описывающие сложные алгоритмы. Разработаны программные обеспечения, позволяющие полностью моделировать создаваемые устройства, а так же программировать или изменять конфигурацию ПЛИС непосредственно в системе. Архитектурные особенности ПЛИС как нельзя лучше приспособлены для умножения, свертки и другим математическим функциям [1].

При анализе эффективности цифровых алгоритмов использовались алгоритмы БПФ и реализации цифрового фильтра с конечно импульсной характеристикой. Алгоритмы оценивались с точки зрения использования ресурсов микросхем ПЛИС, а также с точки зрения быстродействия, на базе статического временного анализа. Алгоритмы были реализованы на языке VHDL на основе микросхемы Cyclone III EP3C16F484C6.

При синтезе алгоритма БПФ на основе микросхемы Cyclone III EP3C16F484C6 были получены следующие результаты. Количество использованных логических элементов: 624/15408(4%); количество регистров: 332/15408(2%); количество PLLs 0/4(0%); память 0/516,096(0%); количество аппаратных умножителей: 0/112(0%).

При синтезе алгоритма на основе микросхемы Cyclone III EP3C16F484C6 были получены следующие результаты. Количество использованных логических элементов: 2472/15408(16%); количество регистров: 44/15408(<1%); количество PLLs 0/4(0%); память 0/516,096(0%); количество аппаратных умножителей: 0/112(0%)

Литература

1. Стешенко В.Б. ПЛИС фирмы “Altera”: элементная база, система проектирования и языки описания аппаратуры. / В.Б. Стешенко – М.: Изда- тельский дом «Додэка-XXI», 2002. – 576 с..