

Борданов И.А.

*Научный руководитель: к.т.н., декан ФИТ С.А. Щаников
Муромский институт (филиал) федерального государственного образовательного
учреждения высшего образования «Владимирский государственный университет
имени Александра Григорьевича и Николая Григорьевича Столетовых»
602264, г. Муром, Владимирская обл., ул. Орловская, 23
E-mail: bordanov2011@yandex.ru*

Реализация алгоритма обучения искусственных нейронных сетей на базе мемристоров

В настоящее время искусственные нейронные сети (ИНС) в основном реализуются программно и эмулируются на устройствах с архитектурой фон Неймана. Такие ИНС имеют высокое энергопотребление и низкую скорость работы, по сравнению со своим биологическим прототипом [1]. Однако наряду с программной реализацией, развивается также и аппаратная, как цифровая, так и аналоговая, которая позволяет сократить данный разрыв [2].

В качестве элементной базы для аппаратной реализации ИНС могут выступать классические пассивные и КМОП элементы. В таких ИНС веса синапсов нейронов обычно хранятся в конденсаторах, транзисторах или резисторах. Однако, из-за ряда недостатков, они не являются перспективными для реализации ИНС [3]. С другой стороны, помимо классических пассивных и КМОП элементов, ИНС могут быть также реализованы на базе мемристоров (ИНСМ) – энергонезависимых, пассивных элементов, которые могут изменять своё сопротивление в зависимости от заряда прошедшего через него и сохранять своё состояние продолжительное время. Многие отечественные и зарубежные научные коллективы считают, что именно они являются лучшими кандидатами на роль синапсов в ИНС [4,5], так как обладают сверхбыстрой скоростью работы, могут быть масштабированы до 2 нм [6], позволяют эмулировать синаптическую пластичность и имеют множество других важных особенностей [7].

Однако несмотря на все преимущества мемристоров, они также имеют и недостатки, а именно низкая надёжность, ограниченное количество стабильных состояний проводимости, а их характеристики разнятся от устройства к устройству и т.д. [8]. Всё это связано с несовершенством технологии производства мемристоров и должно учитываться при аппаратной реализации ИНСМ, так как эти недостатки непосредственно влияют на основные показатели качества работы конечного устройства.

Одним из способов решения данной проблемы может стать обучение ИНСМ с учётом погрешностей элементной базы, что позволит уменьшить их негативное влияние на точность работы [9].

Авторы приступили к реализации данного алгоритма обучения. Работа выполнена при поддержке гранта Президента Российской Федерации МК-3927.2019.9.

Литература

1. Wang Z. et al. Reinforcement learning with analogue memristor arrays // Nat. Electron. Nature Publishing Group, 2019. Vol. 2, № 3. P. 115–124.
2. Kim S. et al. Analog CMOS-based resistive processing unit for deep neural network training // Midwest Symposium on Circuits and Systems. Institute of Electrical and Electronics Engineers Inc., 2017. Vol. 2017-August. P. 422–425.
3. Milo V. et al. Demonstration of hybrid CMOS/RRAM neural networks with spike time/rate-dependent plasticity // Technical Digest - International Electron Devices Meeting, IEDM. Institute of Electrical and Electronics Engineers Inc., 2017. P. 16.8.1-16.8.4.
4. Галушкин А.И. Нейрочипы и нейроморфные ЭВМ: проблемы моделирования // ИНФОРМАЦИОННЫЕ ТЕХНОЛОГИИ. 2015. Т. 21, № 12. С. 942–949.
5. Serb A., Prodromakis T. A system of different layers of abstraction for artificial intelligence. 2019.
6. Kim Y. et al. Memristor crossbar array for binarized neural networks // AIP Adv. 2019. Vol. 9, № 4. P. 045131.

7. Guo Y. et al. Unsupervised Learning on Resistive Memory Array Based Spiking Neural Networks // Front. Neurosci. 2019. Vol. 13.

8. Mehonic A. et al. Simulation of Inference Accuracy Using Realistic RRAM Devices // Front. Neurosci. 2019. Vol. 13.

9. Bayat F.M. et al. Implementation of multilayer perceptron network with highly uniform passive memristive crossbar circuits // Nat. Commun. Nature Publishing Group, 2018. Vol. 9, № 1.