

А.В. Ракитин
*Муромский институт (филиал) Владимирского государственного университета имени
Александра Григорьевича и Николая Григорьевича Столетовых
602264, г. Муром, Владимирской обл., ул. Орловская, 23
E-mail: alexey@mit.ru*

Процессор TMS320C6678 и его применение в системах цифровой обработки сигналов

Современная техника цифровой обработки сигналов реального времени строится преимущественно на базе цифровых сигнальных процессоров. Ввиду различных технологических ограничений развития одноядерных платформ, для получения высокой вычислительной мощности и малого удельного расхода электроэнергии все большей популярностью пользуются многоядерные процессоры. Ярким представителем подобных устройств является восьмиядерный цифровой процессор обработки сигналов TMS320C6678 фирмы Texas Instruments. Процессор выполнен на базе архитектуры KeyStone и имеет пиковую производительность 44.8 GMAC и 22.4 GFLOP на ядро при тактовой частоте 1.4 ГГц [1].

Одними из основных проблем практического применения многоядерных процессоров являются задачи адаптации целевого алгоритма обработки для последующей реализации на многоядерном вычислителе и разработка соответствующего программного обеспечения. В традиционных одноядерных системах для повышения производительности широко используются распараллеливание на уровне отдельных команд, режимы SIMD и другие решения, дающие в конечном счете распараллеливание лишь программной реализации одиночного потока команд обработки. Многоядерные решения имеют ряд принципиальных отличий от такого подхода. Здесь появляется необходимость распределения программных потоков и потоков данных между ядрами, балансировки нагрузки ядер, синхронизации ядер и самого процесса вычислений. Все это существенно усложняет и удлиняет во времени процесс разработки.

Для преодоления указанных проблем многоядерной реализации приложений цифровой обработки, средствами разработки процессора TMS320C6678 поддерживается целый набор различных подходов, среди которых находятся IPC, OpenMP, OpenEM, OpenCL, а также использование Multicore Navigator. С использованием указанных подходов была проведена разработка программных кодов базовых фрагментов алгоритмов цифровой обработки сигналов (быстрая свертка, КИХ-фильтрация в прямой, полифазной и параллельной формах, БПФ, двухмерный фильтр изображений) и проведен их предварительный анализ. Следует отметить, что различные открытые стандарты действительно позволяют относительно легко создавать многоядерные приложения, выполняя распараллеливание автоматически на этапе компиляции кода. Однако затраты на организацию и поддержку этих механизмов измеряются десятками тысяч тактов процессорного времени, что существенно снижает эффективность итогового решения.

Применение процессора TMS320C6678 имеет практический смысл при распараллеливании задачи на высоком логическом уровне, когда на отдельных ядрах выполняются требующие высокой вычислительной мощности потоки команд, практически не взаимодействующие друг с другом. Для решения «коротких» задач его применение не целесообразно. Кроме того, отсутствие ускорителя БПФ также ограничивает круг применения процессора TMS320C6678 в пользу четырехядерного TMS320C6670 [2].

1. Texas Instruments TMS320C6678 Multicore Fixed and Floating-point Digital Signal Processor. – Texas Instruments, 2014 – 247 p.
2. Texas Instruments TMS320C6670 Multicore Fixed and Floating-Point System-on-Chip. Data Manual. – Texas Instruments, 2012 – 226 p.