

Оценка реальной скорости обмена данными для радиационнстойких процессоров семейства «Мультикор» в космических радиолокационных приложениях

А.В. Ракин, В.В. Костров, А.А. Сидоров

*Муромский институт Владимирского государственного университета
602264, Муром, Владимирская обл., ул. Орловская, 23, МИ ВлГУ
E-mail: sidorov_a.lan@mit.ru*

Разработана методика измерения реальной скорости обмена данными в канале «ОЗУ-процессор», учитывающая влияние различных факторов. Проведены измерения скорости обмена данными при различных объемах передаваемой информации. Получены результаты тестирования.

The measuring technique of true rate of data exchange in the channel "RAM-processor", which takes account of influence of the different facts, was devised. Velocity measurements of data exchange on the assumption of various data transfer sizes were carried out. Test results were acquired.

При разработке бортовой аппаратуры ЦОС радиолокационных станций с синтезированной апертурой космических аппаратов важнейшим показателем является радиационная стойкость процессора. Одним из радиационнстойких процессоров является MC-24RT2 семейства «Мультикор», разработанный отечественной компанией ГУП НПЦ "ЭЛВИС". Данный процессор имеет достаточно высокую производительность (480 млн. оп/с 32-битных операций с плавающей точкой (IEEE 754)), большой объем внешней памяти (3 968 Мбайт). Внутренняя память (XRAM) быстродействующего ядра-DSP составляет всего 128 Кбайт, что явно недостаточно для хранения полного объема данных, обрабатываемого, при реализации некоторых алгоритмов ЦОС (например, БПФ больших размерностей). Во многих устройствах предъявляются достаточно высокие требования по времени работы алгоритма, ввиду этого становится критично время пересылки обрабатываемых данных.

Для оценки реальной скорости обмена данными необходимо рассмотреть следующие варианты передачи данных:

- обмен данными между внешней и внутренней памятью;
- обмен данными между внутренней и внешней памятью;
- одновременный обмен данными в обоих направлениях между внутренней и внешней памятью.

Для обеспечения большей точности измерения скорости пересылки данных по каналу необходимо использовать счетчик тактов. Он представляет собой специальный регистр, который получает приращение с каждым тактом цикла. Существуют специальные команды, сбрасывающие и считывающие значения этого счетчика. Зная точное число тактов, за которое передается массив заданного объема, можно точно посчитать реальную скорость передачи данных.

Возможны два режима обмена данными между внутренней и внешней памятью: пословная передача и передача с использованием контроллера ПДП. Пословная передача данных осуществляется RISC ядром процессора. При этом оно считывает в регистр одно слово данных из внешней памяти SDRAM, а затем записывает это слово во внутреннюю память. Данный вид передачи данных является достаточно медленным, что делает невозможным его практическое использование.

При использовании для обмена данными между внешней и внутренней памятью процессора контроллера ПДП данные передаются непосредственно из памяти в память, без использования RISC ядра процессора в качестве промежуточного буфера.

Контроллер прямого доступа в память имеет четыре канала ПДП MemCh для обмена данными между внутренней памятью (CRAM, PRAM, XRAM, YRAM) и внешней памятью (SDRAM). Это позволит передавать данные в несколько потоков одновременно.

Для управления работой каждого канала ПДП имеются следующие регистры:

- регистр управления и состояния (CSR);
- набор регистров индекса (адрес памяти) и смещения (IOR, IR, OR, Y);
- регистр начального адреса блока параметров ПДП передачи (CP).

Алгоритм программы измерения реальной скорости передачи данных по каналу «ОЗУ-процессор» при использовании контроллера ПДП состоит из выполнения следующих операций:

1. Инициализация массивов данных
2. Программирование каналов MemCh
3. Сброс счетчика тактов
4. Запуск операции ПДП заданного объема
5. Ожидание окончания операции
6. Остановка счетчика тактов
7. Определение количества тактов, затраченных на передачу заданного объема

В начале программы задаются адреса массивов данных для передачи и приема информации в ОЗУ и во внутренней памяти. Массив данных для передачи необходимо заполнить значениями, позволяющими определить целостность переданного блока данных. Наиболее целесообразно заполнить передаваемый массив числами от N-1 до 0, где N – число передаваемых 32-х разрядных слов. Далее настраиваются регистры каналов прямого доступа в память. Листинг фрагмента программы, реализующего настройку регистров: адреса и смещения внутренней памяти IOR, индексного регистра внешней памяти IR, регистра смещения внешней памяти OR и регистра управления и состояния CSR_MemCh, приведен на рис. 1.

```

# IOR_MemCh0 = ((1<<24) | &DSP0 - 0xB8000000);
la $5, InputDSP - 0xB8000000 # Настройка адреса во внутренней памяти
li $3, 1<<24 # Настройка величины смещение по внутренней
or $5, $3 # памяти
sw $5, IOR_MemCh0($30)
# OR_MemCh0 = 1;
li $2, 1 # Настройка величины смещения по внешней
памяти ОЗУ
sw $2, OR_MemCh0($30)
# IR_MemCh0 = (&SDRAM0 - 0xA0000000);
la $6, OutputArray - 0xA0000000 # Настройка адреса внешней памяти
(SDRAM)
li $3, 0xFFFFFFFF
and $6, $3
sw $6, IR_MemCh0($30)
# CSR_MemCh0 = 0x10000003
lui $3, N # Настройка объема передаваемых данных
# в 32-х разрядных словах
li $2, 0x00000003 # Настройка направления передачи данных и числа
слов,
or $2, $2, $3 # передаваемых за одно предоставление прямого
доступа
sw $2, CSR_MemCh0($30) # Пуск канала ПДП

```

Рис. 1.

Для исключения времени подготовительных операций для начала передачи данных из общего времени измерений, необходимо осуществить сброс счетчика тактов процессора командой *mtc0 \$0, \$9* (сброс счетчика тактов).

После сброса счетчика тактов, следует процедура ожидания завершения передачи данных. Листинг фрагмента программы, реализующий процедуру ожидания завершения процедуры ПДП, представлен на рис. 2.

```

Lab2:
lw  $2, CSR_MemCh0($30) #Читаем текущее состояние регистра управления и
                        #состояния канала передачи данных
andi $2, 0x4000         #Проверка завершения передачи данных
beq  $0, $2, Lab2      #Если передача данных не закончена, то переходим на
                        #метку Lab2
    
```

Рис. 2.

После завершения передачи данных производится чтение счетчика тактов. Для более точной оценки скорости передачи данных по каналу «ОЗУ-процессор», пересылку данных необходимо осуществлять многократно. При этом следует определять минимальное и максимальное количество тактов, затраченное на передачу данных заданного объема среди множества измерений. При дальнейших реальных расчетах времени пересылки следует использовать максимальное значение (наихудший случай).

Р-схема алгоритма программы измерения реальной скорости передачи данных по каналу «ОЗУ-процессор» при использовании контроллера ПДП представлена на рис. 3.

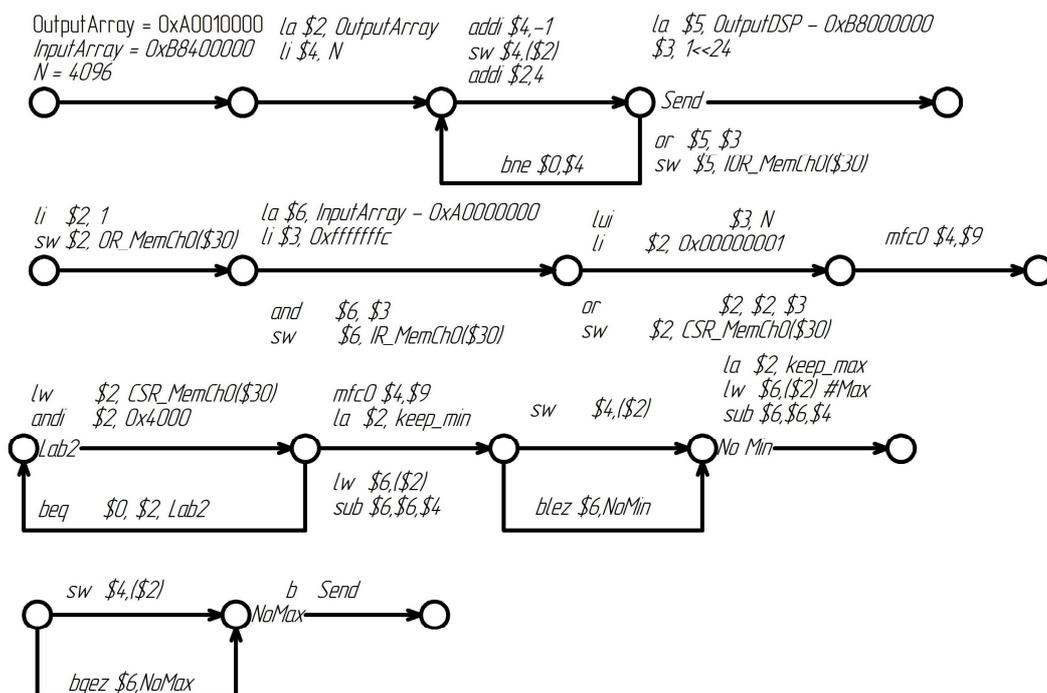


Рис. 3.

Контроллер ПДП предоставляет широкие возможности по управлению режимами передачи данных. Рассмотрим основные из них, которые могут повлиять на скорость передачи. Одним из основных факторов, способных увеличить скорость передачи данных является увеличение числа передаваемых слов за одно предоставления прямого доступа в память. Возможна передача от одного до шестнадцати слов.

При выполнении таких операций, как транспонирование матриц и д.р. возможно передача данных с увеличением смещения адреса после каждого сохраненного слова, что может снизить скорость передачи данных, ввиду технических особенностей обращения к ячейке памяти. Максимальная величина смещения составляет ± 32768 для внешней памяти и ± 128 для внутренней.

Физически SDRAM разделена на четыре банка, и после каждого обращения к ячейке одного из банков доступ к нему становится возможным не сразу, ввиду необходимости подзарядки обрабатываемой ячейки, доступ же к другим банкам возможен без временной задержки. С учетом этого факта возможно увеличения скорости передачи данных при размещении информации в различных физических банках микросхемы памяти.

В процессе решения задач ЦОС, DSP ядро процессора может интенсивно обращаться к внутренней памяти для чтения/записи данных и чтения коэффициентов. Для оценки реальной скорости обмена данными по каналу «ОЗУ-процессор» необходимо выяснить, влияет ли это обращение DSP ядра к внутренней памяти на скорость передачи. Для выяснения этого факта необходимо перед началом передачи данных по каналу «ОЗУ-процессор» запустить DSP-ядро процессора на выполнение программы с множеством пересылок. Программа DSP-ядра будет состоять из бесконечного цикла чтения/записи во внутреннюю память процессора. После завершения работы передачи данных необходимо остановить выполнения программы DSP-ядра процессора.

Рассмотрим результаты измерения скорости передачи. В таблицах 1 и 2 представлены результаты измерения скорости передачи данных из SDRAM в XRAM и из XRAM в SDRAM соответственно, при использовании одного канала MemCh.

Таблица 1.

| Размер блока, Слов | 256 | 512 | 1024 | 2048 | 4096 | 7920 |
|-----------------------------|------------|------------|-------------|-------------|-------------|-------------|
| Кол-во тактов на слово, min | 1,58 | 1,54 | 1,52 | 1,51 | 1,51 | 1,50 |
| Кол-во тактов на слово, max | 1,68 | 1,59 | 1,55 | 1,52 | 1,51 | 1,51 |

Таблица 2.

| Размер блока, Слов | 256 | 512 | 1024 | 2048 | 4096 | 7920 |
|----------------------------|------------|------------|-------------|-------------|-------------|-------------|
| Кол-во тактов на слово min | 1,32 | 1,29 | 1,27 | 1,26 | 1,25 | 1,25 |
| Кол-во тактов на слово max | 1,36 | 1,30 | 1,28 | 1,26 | 1,26 | 1,25 |

Из таблиц 1 и 2 видно, что при увеличении объема передаваемых данных скорость передачи данных незначительно увеличивается. Так же следует отметить, что скорость пересылки из SDRAM в XRAM и обратно не одинакова, что следует учесть при организации обмена информацией.

В таблице 3 представлены результаты измерения скорости передачи данных из XRAM в SDRAM при смещении адресного указателя по внешней памяти на заданную величину, после передачи пакета данных.

Таблица 3.

| Величина смещения, Слов | 16 | 128 | 256 | 1024 | 4096 | 8192 |
|--------------------------------|-----------|------------|------------|-------------|-------------|-------------|
| Кол-во тактов на слово min | 1,25 | 1,64 | 2,27 | 6,00 | 6,10 | 6,12 |
| Кол-во тактов на слово max | 1,25 | 1,64 | 2,27 | 6,00 | 6,11 | 6,15 |

По результатам измерения видно, что при больших смещениях по внешней памяти, скорость передачи существенно падает.

В таблице 4 показаны результат измерения скорости передачи данных при работе двух каналов ПДП в противоположных направлениях (из SDRAM в XRAM и обратно).

Таблица 4.

| Размер блока, Слов | 256 | 512 | 1024 | 2048 | 4096 | 7920 |
|-----------------------------|------------|------------|-------------|-------------|-------------|-------------|
| Кол-во тактов на слово, min | 20,03 | 21,43 | 22,05 | 22,48 | 22,59 | 22,65 |
| Кол-во тактов на слово, max | 22,38 | 22,81 | 22,86 | 22,91 | 22,92 | 22,93 |

При передаче данных в обоих направлениях, существенно снижается реальная скорость передачи информации. При этом с увеличением объема передаваемых данных время передачи остается примерно одинаковым.

Результаты измерения скорости передачи для различного числа слов передаваемых за одно предоставление прямого доступа представлены в таблице 5.

Таблица 5.

| Объем передаваемой информации | SDRAM → XRAM | | XRAM → SDRAM | |
|--------------------------------------|---------------------|-------------|---------------------|-------------|
| | 4096 | 8192 | 4096 | 8192 |
| 1 слово | 1,5 | 1,5 | 1,25 | 1,25 |
| 2 слова | 1,5 | 1,5 | 1,67 | 1,66 |
| 4 слова | 1,51 | 1,5 | 1,37 | 1,37 |
| 8 слов | 1,52 | 1,52 | 1,26 | 1,26 |
| 16 слов | 2,02 | 2,02 | 1,37 | 1,37 |

При увеличении числа передаваемых слов за одно предоставления прямого доступа в память, вопреки ожиданиям, скорость передачи данных снижается относительного пикового значения.

Результат измерения скорости передачи данных при работе двух каналов ПДП в противоположных направлениях (из SDRAM в XRAM и обратно) для различного числа передаваемых слов за одно предоставление прямого доступа в память представлен ниже в таблице 6.

Таблица 6.

| Объем передаваемых данных, Слов | 4096 | 8192 |
|--|-------------|-------------|
| 1 слово | 22,92 | 22,63 |
| 2 слова | 9,18 | 9,147 |
| 4 слова | 5,87 | 5,86 |
| 8 слов | 4,21 | 4,197 |
| 16 слов | 3,486 | 3,477 |

Из таблицы 6 видно, что при работе 2 и более каналов ПДП существенно увеличивается скорость передачи данных при увеличении числа передаваемых слов за одно предоставление прямого доступа в память, но, тем не менее, она остается меньше, чем при работе ПДП по отдельности. По результатам измерения видно, что наибольшая скорость передачи данных достигается при пересылке информации из XRAM в SDRAM и составляет 1,25 такта на слово. Наихудший случай составляет одновременная работа двух каналов ПДП – 22,9 такта на слово. При разработке алгоритмов DSP следует избегать случаев, когда требуется, одновременна работа двух и более каналов ПДП. Размещение данных в различных физических банках памяти ни как не повлияло на скорость передачи. Так же, как показало тестирование, работа DSP ядра не влияет на скорость передачи. Учитывая особенности построения карты памяти сигнального процессора MC-24RT2 основной объем данных необходимо хранить во внешней памяти, а данные для обработки загружать малыми страницами во внутреннюю память, используя не более одного канала ПДП MemCh.