

СЕКЦИЯ 12

**Методы и устройства
цифровой обработки сигналов**

Р.А. Ишмуратов, Т.А. Аббаров

Казанский государственный энергетический университет

e-mail: rash-i@mail.ru

Программная реализация цифрового фильтра с функцией обнаружения сигнала

С развитием и расширением областей применения цифровых технологий возрастает роль систем цифровой обработки сигналов, в частности, цифровой фильтрации. Как известно, цифровые фильтры (ЦФ) могут быть трех типов: нерекурсивные ЦФ, рекурсивные ЦФ и цифровые фильтры, основанные на методе вычисления коэффициентов дискретного преобразования Фурье (ДПФ). Наиболее эффективными с точки зрения быстродействия, и поэтому наиболее широко применяемыми, являются фильтры первых двух типов. Однако они имеют одно существенное ограничение: их параметры, определяющие форму АЧХ, жестко заданы, а следовательно, также фиксирована и АЧХ фильтра (изменение АЧХ возможно только с изменением параметров фильтра, то есть по сути необходимо проектирование нового ЦФ). Кроме того, в процессе фильтрации «за кадром» остается спектр поступающей на вход ЦФ цифровой последовательности.

Указанные ограничения не позволяют использовать эти ЦФ в тех случаях, когда заранее неизвестны ни параметры фильтруемого сигнала, ни сам факт его наличия. В этих случаях возможно применение фильтров ДПФ, которые позволяют одновременно решать обе задачи. Алгоритм цифровой фильтрации при этом должен предполагать два этапа. На первом этапе проводится предварительное вычисление коэффициентов ДПФ (которое проводится с использованием алгоритма быстрого преобразования Фурье – БПФ) для оценивания спектра входного сигнала. Знание спектра позволяет обнаружить присутствие во входной последовательности полезного сигнала. После обнаружения сигнала на втором этапе можно приступить собственно к цифровой фильтрации. При этом параметры АЧХ ЦФ (полоса частот) будут определяться параметрами обнаруженного сигнала.

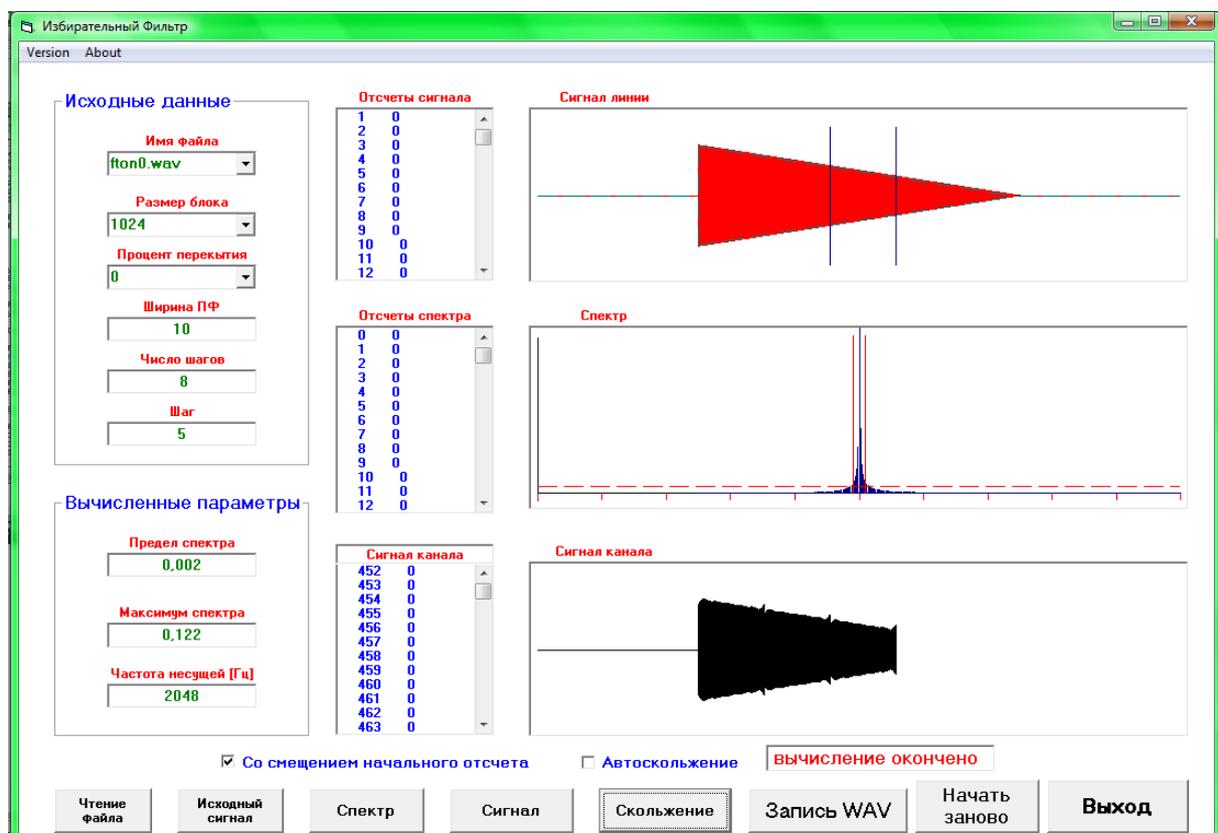


Рис. 1. Экранный интерфейс программы цифровой фильтрации

В соответствии с описанным алгоритмом был разработан ЦФ. Программная реализация ЦФ была проведена в среде Visual Basic 2008 (свободно распространяемая версия Express Edition этого пакета доступна на сайте www.microsoft.com). Экранный интерфейс программы приведен на рис. 1.

В качестве входного сигнала был выбран заранее смоделированный звуковой wav-файл, который представляет собой гармоническое колебание одного определенного тона (2 кГц) с быстрым (почти мгновенным) нарастанием амплитуды и плавным линейным спадом. В программе входной сигнал представлен в верхнем графическом поле (рис. 1).

Во втором графическом поле отображается Фурье-спектр этого сигнала для текущего шага скольжения выборки. При этом двумя вертикальными линиями показаны частотные границы АЧХ полосового фильтра (ПФ), ширину полосы которой можно выбирать программно. Горизонтальной пунктирной линией показано пороговое значение АЧХ, по превышению которого принимается решение о наличии сигнала.

Границы выборки на текущем шаге скольжения также помечаются двумя вертикальными отрезками на графиках как для входного сигнала (первое графическое поле), так и выходного (третье графическое поле).

В третьем поле отображается выходной сигнал после процедуры фильтрации. При этом отображается сигнал от начала входной цифровой последовательности до текущего шага.

Как следует из реализованного в программе алгоритма, в случае отсутствия сигнала значения вычисленных коэффициентов ДПФ (спектральных составляющих) не превысят пороговый уровень. Это служит указанием для ЦФ блокировать процедуру фильтрации. Превышение порогового уровня возобновляет процедуру фильтрации. При этом алгоритм позволяет гибко подстраивать ширину полосы АЧХ ПФ к реальной ширине спектра сигнала.

Предложенная программа имеет удобный пользовательский интерфейс, высокую степень информативности и наглядности, чему в немалой степени способствует выбранная среда программирования Visual Basic с ее удобными и простыми инструментальными средствами. В разработанном приложении предусмотрена возможность проведения настроек параметров фильтра для наиболее точного исследования процесса фильтрации сигнала – ширины полосы фильтра, длины выборки (порядок фильтра), шага скольжения (процент перекрытия выборок при скольжении).

В программе также имеется возможность выбора двух режимов процедуры фильтрации: с автоматическим скольжением выборки и с принудительным скольжением по отдельным шагам для детального исследования спектра текущей полезного сигнала (кнопка «Скольжение»).

Так как в программе исследуются звуковые wav-файлы, то после проведенной фильтрации полезного сигнала, его можно записать в файл и прослушать стандартными средствами Windows.

А.Н. Коноплёв

Муромский институт (филиал) Владимирского государственного университета

602264, г. Муром, ул. Орловская, д. 23

e-mail: kaf-eivt@yandex.ru

Разработка блока управления для модуля радиоприема цифровой информации

Стремительное развитие микроэлектронной цифровой и аналого-цифровой элементной базы появление новых компонентов позволяет выполнить высококачественный приёмник на основе цифровых принципов обработки радиосигнала, а также устройства управления данным приёмником. Цифровая обработка сигнала в приёмных системах может быть использована с того места радиотракта, где частота сигнала понижается настолько, чтобы можно было без потерь дискретизировать сигнал с помощью АЦП и обработать затем отсчёты сигнала цифровым сигнальным процессором или специализированным процессором. При этом наиболее выгодной с точки зрения цифровой обработки сигнала является обработка сигнала на нулевой ПЧ (на видеочастоте). При этом частота дискретизации, и, соответственно, скорость потока данных, поступающих на сигнальный процессор, являются минимально возможными, и сигнальный процессор больше времени может посвятить собственно обработке сигнала, чем операциям ввода отсчётов сигнала. Преимущества цифровой обработки радиосигнала перед аналоговой:

- стабильность параметров обработки. Если стабильность частоты настройки и в аналоговых приёмниках с синтезаторами частоты достаточно высока, то характеристики смесителей, фильтров и демодуляторов изменяются от времени и температуры;

- возможность автоматической адаптации к условиям приема и характеру сигнала, состоящей в оптимизации структуры, характеристик и параметров приемника и всех устройств, входящих в приемный комплекс;

- способность работать как с традиционными, так и с новыми видами модуляции, с кодированными сигналами и сигналами с временным и частотным уплотнением каналов при приемлемых масса/габариты/стоимость показателях (при чисто аналоговой обработке эти показатели катастрофически возрастают при усложнении модуляции);

- сокращение времени настройки, возможность работы с прыгающей частотой за счет новых подходов к построению гетеродина (синтезатора частоты), получения за счет цифровой обработки сигнала ПЧ с широкой полосой панорамы спектра диапазона принимаемых частот и цифрового анализа этого спектра;

- многоканальность с идентичными характеристиками каналов. Реализация принципа: один приёмник – много каналов приёма, возможность мониторинга спектра принимаемых частот. Эта функция реализовывалась с помощью дорогостоящих панорамных приставок;

- при цифровой обработке радиосигнала функция мониторинга спектра реализуется сигнальными процессорами с помощью БПФ различной длины и статистической обработки спектра;

Если ранее аналоговые приемники могли лишь управляться от компьютера (перестройка частоты, управление усилением и фильтрами, выбор демодулятора), то теперь в компьютер вводится цифровой поток данных из приемника, предназначенный для дальнейшей обработки.

В данном докладе рассматриваются результаты разработки блока управления для модуля приема цифровой информации, то есть цифрового радиоприемника. Разработанная структурная схема устройства приведена на рис. 1.

Данный блок, для того чтобы обеспечить управление и индикацию, должен иметь в своем составе следующие периферийные модули как: ЖК-дисплей, клавишный пульт, энкодер, ИК-порт, а также обеспечивать связь с компьютером.

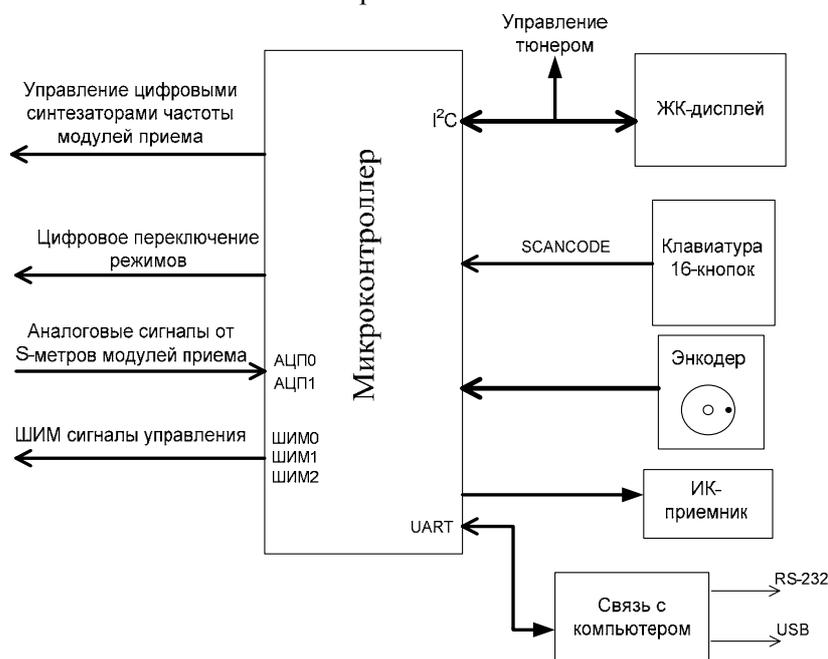


Рис. 1. Структурная схема блока управления для модуля управления цифровой информации

Главной частью данного блока должен быть микроконтроллер. Выбранный микроконтроллер должен будет реализовывать следующие задачи:

- управление цифровыми синтезаторами частоты, с разными диапазонами частоты;
- принимать и обрабатывать аналоговые сигналы от S-метров, которые должны поступать на входы 10-разрядного АЦП микроконтроллера;
- управление тюнером по шине I²C;
- управлять различными сигналами (такие как громкость и т. д.) реализованные с помощью ШИМ;
- управлять цифровым переключателем режимов;

Исходя из выполняемых функции в качестве управляющего микроконтроллера был выбран микроконтроллер AVR Atmega128, что позволит значительно снизить стоимость системы. Данные микроконтроллеры имеют в своем составе модули, которые позволяют выполнять поставленные задачи данному устройству:

- 10-разрядное АЦП используется в контроллерах диагностики для оцифровки аналогового звукового сигнала;
- генератор ШИМ-сигнала используется в управляющем контроллере для генерации тестового звукового сигнала для калибровки контроллеров диагностики;
- модуль двухпроводной последовательной связи TWI (I²C) используется для передачи диагностической и управляющей информации внутри системы;
- модуль универсальной асинхронной последовательной связи (UART) используется для связи с ПК по интерфейсам RS-485 и USB.

Данный блок позволит управлять цифровым радиоприемником, а также выводить основные данные на ЖК-дисплей, при этом стоимость такой разработки получилась относительно не дорогой, за счет использования не дорогих элементов и разработки собственного оптимизированного программного обеспечения.

В.В. Костров, А.В. Ракитин, А.А. Сидоров

*Муромский институт Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23*

Общие рекомендации к построению и выбору алгоритмов цифровой обработки сигналов для их реализации на процессорах семейства «Мультикор»

Скорость выполнения алгоритмов цифровой обработки сигналов при их конечной реализации на процессоре ЦОС во многом зависит от учета внутренних особенностей процессора. Практика программирования на процессорах ЦОС семейства «Мультикор» и результаты анализа разработанных реализаций алгоритмов показывают, что адаптация алгоритмов к структуре и набору команд процессора, а также правильный выбор форматов операндов позволяют повысить скорость обработки в десятки и даже сотни раз. Мероприятия по адаптации алгоритмов и выбору форматов должны проводиться до начала разработки программного кода, а также постоянно учитываться в процессе его реализации. Ниже приведены общие рекомендации к построению и выбору алгоритмов цифровой обработки сигналов для их последующей реализации на процессорах семейства «Мультикор», базирующихся на ядре ЦОС Elcore24.

1. Необходимо решить вопрос о единстве форматов представления данных на всех этапах алгоритмов, требующих многократного повторения. Входные данные должны быть преобразованы в выбранный формат до начала обработки. Приведение результатов к выходному формату должно осуществляться после окончания обработки. Это позволяет исключить значительных потерь времени на циклические преобразования форматов отдельных операндов.

2. Необходимо привести алгоритмы к виду, близкому к алгоритмам вычисления свертки или КИХ фильтрации, поскольку это позволит максимально использовать SIMD-режим DSP-ядра процессора. Главным образом, следует обеспечить последовательную линейную выборку и запись данных. Это особенно критично для циклических фрагментов алгоритмов. Применение SIMD-режима позволяет повысить скорость вычислений в 1.6-2.0 раза по сравнению с SISD-режимом.

3. При необходимости вычисления нелинейных функций, таких как логарифмические, обратные, тригонометрические функции, следует тщательно подходить к выбору алгоритмов приближенного вычисления, которые преимущественно должны использовать операции умножения и сложения, и не содержать операции деления, которая вычисляется за несколько тактов.

4. Необходимо рассмотреть возможность применения быстрых методов расчетов сложных математических операций, таких как расчет гистограмм, вычисление БПФ и т.п. Например, при вычислении БПФ целесообразно использовать основание более двух, что на 20-30 % позволяет сократить время вычислений.

5. Необходимо рассмотреть возможность использования двухстраничной организации процесса вычислений для исключения простоя DSP-ядра во время перезагрузки данных, требуемых для вычислительного процесса, и выгрузки результатов вычислений.

6. Необходимо минимизировать количество обращений к внутренней памяти DSP-ядра. Для этого следует максимально использовать регистровую память процессора. В докладе рассмотрен пример максимально использующей регистры реализации алгоритма восьмиточечного БПФ.

7. Необходимо сократить количество итераций циклов в процессе обработки. Например, при обработке изображений, это возможно за счет: укрупнения изображений с последующим точным анализом выявленных участков, а также использования других методов (пороговая бинаризация изображений), позволяющих быстро определить зоны повышенного интереса; предварительного окончания выполнения текущего цикла, если в результате анализа некоторой величины в контрольной точке становится ясно, что данный цикл не представляет интереса; максимального использования данных, полученных на предыдущей итерации цикла за счет применения рекуррентных алгоритмов.

8. Разрабатываемые алгоритмы должны иметь возможность распараллеливания для выполнения их на нескольких DSP-ядрах в случае применения процессора 1892BM5Я.

Данные рекомендации были использованы авторами при создании программного обеспечения обработки радиоголограмм в радиолокаторе с синтезированной апертурой.

В.В. Костров, А.В. Ракитин, А.А. Сидоров

*Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23*

Оценка времени вычисления алгоритмов БПФ для процессоров ЦОС семейства «Мультикор» при использовании данных различного формата

Дискретное преобразование Фурье (ДПФ) широко применяется в области цифровой обработке сигналов (ЦОС). Использование алгоритмов быстрого преобразования Фурье (БПФ) позволяет существенно сократить время выполнения различных алгоритмов ЦОС, таких как свертка, обработка аудио и видео изображений [1].

Процессоры ЦОС семейства «Мультикор» позволяют обрабатывать данные в различных форматах (short, long, x8, x16, 24E8, и др.). Выбор формата данных для осуществления БПФ определяется следующими факторами: требуемая точность выполнения преобразования, формат входных и выходных данных. Также выполнение БПФ в формате 24E8 позволяет избежать эффектов связанных с переполнением в процессе вычисления преобразований больших размерностей N ($N = 32, 64, 4096, 8192, K = 1024$).

В табл. 1 приведены времена выполнения алгоритмов БПФ для различных форматов (X16, 24E8) данных и размерностей.

Таблица 1

Время выполнения алгоритма БПФ

	Методика расчета (оценки) времени	Расчет на основе учета количества элементарных операций	Расчет на основе учета времени выполнения (фиксированная точка X16)	Расчет на основе учета времени выполнения (плавающая точка 24E8)
Алгоритм				
Время выполнения алгоритма БПФ-4К, мс		0,31	0,862	2,4
Время выполнения алгоритма БПФ-8К, мс		0,67	1,724	4,7
Время выполнения алгоритма БПФ-32, мкс		1,0	6,625	10,6
Время выполнения алгоритма БПФ-64, мкс		2,4	14,0	21,22

Данные табл. 1 показывают, что расчеты времени вычислений, основанные только на расчете количества элементарных операций (умножения, сложения), приводят к заниженным результатам. Это объясняется тем, что при таком подходе не учитываются затраты времени на обмен данными между процессором и элементами памяти. Эти факторы существенно влияют на скорость вычислительных процессов. При представлении данных в формате X16 (фиксированная точка) время вычислений увеличивается в 2,78 раза при больших объемах данных (большая размерность БПФ) и в 6 раз – при малых объемах (малая размерность БПФ).

Использование представления данных в формате с плавающей точкой увеличивает вычислительные затраты при большой размерности БПФ в 2,7 раза, при малой размерности БПФ в 1,6 раза. Сокращение времени выполнения алгоритма при использовании формата представления данных X16 достигается за счет применения специализированных команд процессора, позволяющих выполнять несколько арифметических действий за одну операцию. Так же прирост производительности позволяет получить уменьшение накладных расходов связанных с организацией вычислительных циклов и возможности одновременного чтения из памяти мнимой и действительной части комплексного отсчета.

Литература

1. Голд, Б. Цифровая обработка сигналов / Б.Голд, Ч. Рейдер; пер. с англ. под ред. А. М. Трахтмана.– М.: Советское радио, 1973.– 368 с.

М.Н. Кулигин

*Муромский институт Владимирского государственного университета
602264 г. Муром, Владимирская обл., ул. Орловская, д. 23
e-mail: kaf-eivt@yandex.ru*

Комплексная отладка микроконтроллерных систем, разработанных на базе МК семейства MCS-51

Отладка устройства разработанного на базе микроконтроллера включает в себя следующие этапы:

- отладка аппаратной части;
- отладка программной части;
- комплексная отладка программно-аппаратных средств.

Отладка аппаратной части заключается в тестировании разработанного устройства на уровне проверки правильности аппаратной реализации устройства (проверка соединений, проверка характеристик сигналов, вырабатываемых всеми блоками устройства и т. д.) и программирование внутренней памяти программ микроконтроллера.

Отладка программной части заключается в предварительной отладке управляющей программы на персональном компьютере с использованием специализированного программного обеспечения, эмулирующего работу микроконтроллера.

Комплексная отладка программно-аппаратных средств осуществляется при помощи специализированных отладочных устройств, которые обычно предоставляют следующий ряд сервисных функций [1]:

– загрузка отлаживаемой программы в ОЗУ отладочного устройства (так как обычно управляющая программа устройств на базе МК хранится в ПЗУ, а не в ОЗУ и затруднительно при каждом изменении программы ставить новую микросхему ПЗУ);

- установка контрольных точек по различным условиям;
- запуск программы;
- останов программы;
- просмотр памяти данных отлаживаемого устройства;
- пошаговое выполнение программы.

На кафедре электроники и вычислительной техники МИ ВлГУ с целью создания новой лабораторной базы для использования в учебном процессе кафедры проведена организация учебно-исследовательского комплекса на базе стендов SDK-1.1 и SDX-09. Одна архитектурная особенность стенда SDK-1.1 позволяет использовать его для комплексной отладки микроконтроллерных систем разработанных на базе МК семейства MCS-51. Для этого достаточно создать необходимое ПО и установить его на компьютере учебно-исследовательского комплекса. Суть заключается в следующем.

В стенде SDK-1.1 есть внешнее ОЗУ объемом 512 КБ, адресное пространство этого ОЗУ поделено на 8 страниц размером по 64 КБ. При этом в стенде на аппаратном уровне заложена возможность использовать нулевую страницу ОЗУ (первые 64 КБ ОЗУ) как память программ, то есть загружать с компьютера через стандартный канал связи – интерфейс RS-232 – разрабатываемое ПО для комплексной отладки совместно с аппаратными средствами стенда.

Основные этапы разработки ПО и его загрузки в стенд SDK-1.1, исключая разработку алгоритмов решения задачи, таковы (рис. 1):

- создание файлов с исходным текстом программы на выбранном языке программирования;
- трансляция исходного кода в объектный код, сборка в один объектный файл;
- приведение исполняемого кода к виду, пригодному для передачи в стенд SDK-1.1;
- загрузка его в память стенда по инструментальному каналу и передача управления на начало прикладной программы.

Инструментальное обеспечение стенда SDK-1.1.

В качестве инструментальных программных средств для работы с SDK-1.1 возможно использовать широкий спектр различных продуктов. На кафедре Э и ВТ в качестве инструментальной среды разработки применяется интегрированная среда разработки Keil uVision. Ука-

занные инструментальные средства и инструкцию по их установке можно свободно получить через Интернет на сайте www.keil.com после регистрации.

Интегрированная среда разработки Keil uVision (uVision IDE)

Простая в использовании интегрированная среда разработки uVision IDE фирмы Keil позволяет непосредственно вызывать симулятор или внутрисхемный эмулятор и содержит богатый набор инструментальных опций:

- Device Database – интеллектуальная база данных;
- Project Management – управление проектами;
- Source Code Editor – интегрированный редактор;
- Building Projects – автоматическая генерация проекта;
- Integrated Utilities – средства, облегчающие создание проекта.

База данных содержит детальную информацию о всех устройствах, поддерживаемых инструментальными средствами Keil. При выборе устройства из базы данных все требуемые опции в проекте под управлением uVision устанавливаются автоматически.

Управление проектом. Программный проект состоит из большого числа связанных друг с другом исходных файлов, которые часто обрабатываются индивидуально. Например, часть файлов подлежит С-компиляции, другие следует ассемблировать, а третьи требуют некоторой специальной обработки пользователем. Здесь на помощь приходит Менеджер проекта, который дает разработчику методику создания проекта из исходных файлов, различных опций разработки и директорий. Проект в uVision может сгенерировать одну или несколько *target*-программ, каждая из которых компилируется по индивидуальным правилам. На основе исходных файлов создаются *target*-программы, объединенные в группы *Groups*. При этом достигается простая интеграция различных исходных файлов в проект.

Редактор исходного кода. Интегрированный в uVision редактор значительно облегчает подготовку исходного текста за счет многооконности, выделения синтаксиса цветом и исправления ошибок в режиме диалога. Редактор настраивается на конкретный проект и в соответствии со вкусами пользователя.

Сборка проекта. uVision содержит встроенную утилиту *make*, которая используется для компиляции, ассемблирования и линкования программ. При нажатии на кнопку *Build Target* осуществляется компиляция исходного файла. Ассемблер и компилятор автоматически генерируют зависимости между файлами и добавляют их в проект. Благодаря этой информации вновь обрабатываются только те файлы, которые претерпели изменения или файлы, включающие измененные файлы. Во время компиляции и ассемблирования исходного файла, в окне *Output Window* появляется статусная информация, сообщения об ошибках и предупреждения.

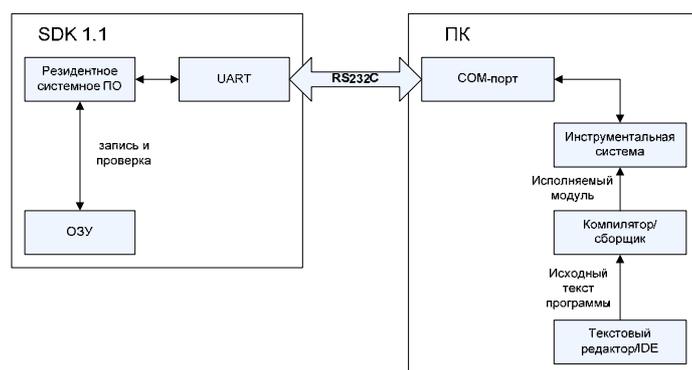


Рис. 1. Этапы программирования стенда SDK-1.1

Литература

1. Редькин, П.П. Прецизионные системы сбора данных семейства MSC12xx фирмы Texas Instruments: архитектура, программирование, разработка приложений / П.П. Редькин.– М.: Издательский дом «Додэка-XXI», 2006.– 608 с.

М.Н. Кулигин

Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23
e-mail: kaf-eivt@yandex.ru

Организация учебного исследовательского комплекса на базе стандов SDK-1.1 и SDX-09

На кафедре электроники и вычислительной техники МИ ВлГУ с целью создания новой лабораторной базы для использования в учебном процессе кафедры проведена организация учебно-исследовательского комплекса. Основной задачей создания комплекса является формирование у студентов навыков разработки встраиваемых вычислительных систем на базе микроконтроллеров (МК) семейства MCS-51.

В рамках данного учебного исследовательского комплекса предполагается рассмотреть следующие вопросы:

- разработка аппаратуры: аспекты сопряжения и организации физического взаимодействия МК и объекта управления;
- разработка программного обеспечения: организация вычислений, программная поддержка ввода-вывода, решение задач реального времени и мультипроцессное программирование, организация межпроцессорного обмена и др.

Для этих целей в состав одного учебного исследовательского комплекса (рис.1) включены следующие компоненты:

- персональный компьютер для разработки программного обеспечения комплекса;
- набор контрольно-измерительных приборов (осциллограф, вольтметр) для регистрации физических сигналов, отражающих функционирование комплекса;
- два лабораторных станда SDK-1.1 и SDX-09.

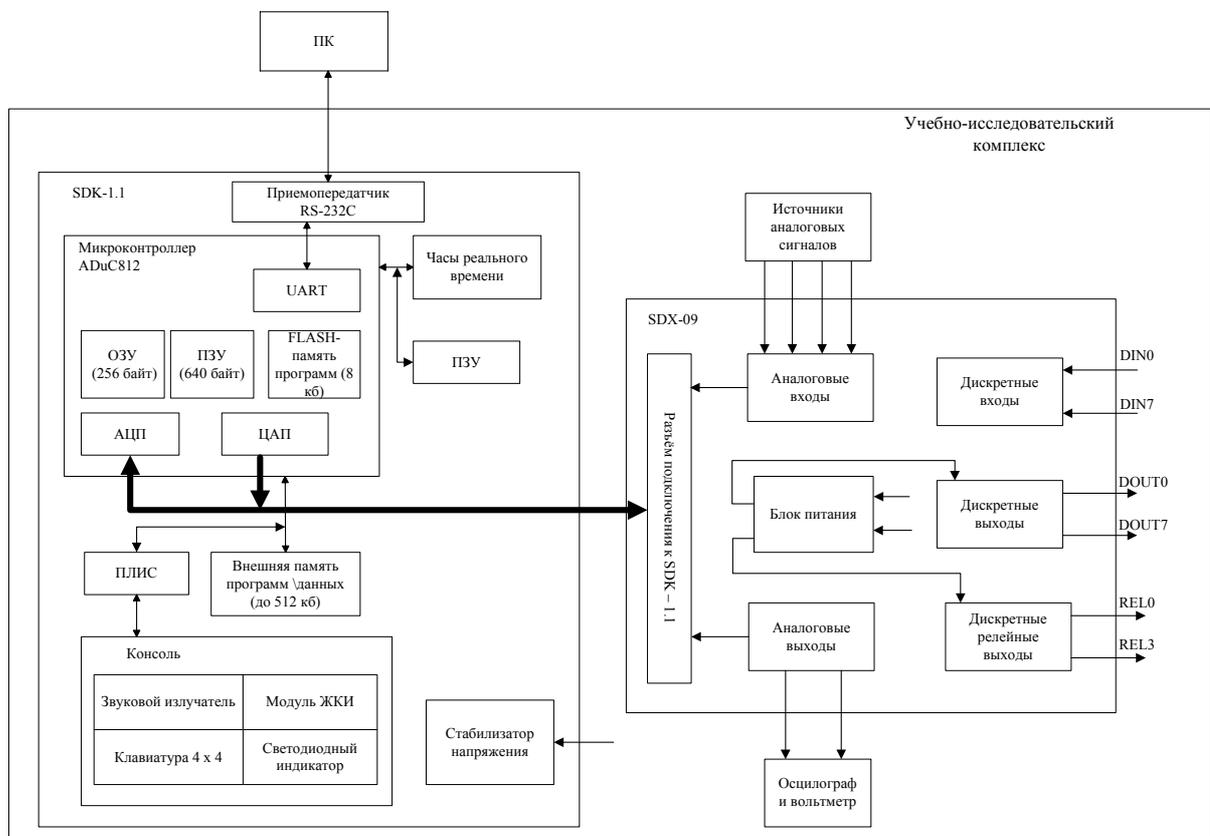


Рис. 1. Структура учебно-исследовательского комплекса

В состав лабораторного стенда SDK-1.1 входят

– микроконтроллер ADuC812, внешнюю память программ/данных RAM объемом 512Кбайт, а также средства связи с объектом управления и с ПК.

Спектр периферии в составе SDK-1.1 достаточно широк, он включает в себя:

- ЖКИ, поддерживающий русский алфавит;
- клавиатуру;
- звукоизлучатель;
- линейку из восьми светодиодов;
- несколько каналов ЦАП и восьмиканальный АЦП;
- битовые порты ввода-вывода;
- часы реального времени;
- температурный датчик;

– интерфейс RS-232 для подключения стенда к компьютеру, интерфейс имеет гальваническую изоляцию, что позволяет подключать и отключать стенд «на ходу», не опасаясь повреждения приемопередатчиков.

Модуль SDX-09 включает в себя уموщённые аналоговые порты ввода-вывода и гальванически изолированные дискретные порты ввода-вывода, расширяя тем самым возможности комплекса при разработке систем управления различными объектами. Использование стенда SDK-1.1 и модуля SDX-09 в сочетании, увеличивает список направлений применения комплекса в учебном процессе, например, в области автоматике, измерительной техники, электропривода и т. д.

Кроме того, в состав учебного исследовательского комплекса включена совокупность генераторов тестовых воздействий: источник гармонического сигнала с регулируемой частотой и амплитудой, а также источник импульсных сигналов с регулируемой пользователем частотой и скважностью. В дальнейшем (по мере приобретения) планируется подключение различных аналоговых и цифровых датчиков.

В качестве инструментальной среды разработки применяется интегрированная среда разработки Keil uVision. *На данном этапе ведётся разработка методического обеспечения комплекса.*

Вместо заключения

Основными областями использования комплекса являются

- обучение основам вычислительной и микропроцессорной техники, систем управления;
- автоматизация простых технологических процессов и лабораторных исследований;
- макетирование микропроцессорных систем;
- отладка программного обеспечения для микроконтроллерных систем на базе широко распространенного ядра MCS-51.

Известно, что программное обеспечение (ПО) микроконтроллерных систем хранится в энергонезависимой памяти программ (в современных микроконтроллерах это память типа Flash), расположенной на чипе микроконтроллера. Для комплексной отладки подобного ПО, то есть отладки ПО совместно с аппаратными средствами разрабатываемой системы используют специальные дорогостоящие системы отладки [1]. Одна архитектурная особенность стенда SDK-1.1 позволяет использовать его для комплексной отладки микроконтроллерных систем разработанных на базе МК семейства MCS-51. Для этого достаточно создать необходимое ПО и установить его на компьютере учебно-исследовательского комплекса.

Литература

1. Редькин, П.П. Прецизионные системы сбора данных семейства MSC12xx фирмы Texas Instruments: архитектура, программирование, разработка приложений / П.П. Редькин.– М.: Издательский дом «Додэка-XXI», 2006.– 608 с.

А.А. Орехов

Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23
e-mail: itpu@mivlgu.ru

Применение цифрового канала связи в системах контроля с бесконтактными трансформаторными датчиками

Стандартный подход к измерению возмущений электрического поля, возникающего в породе в результате ее возбуждения сейсмическим или электрическим воздействием, с помощью контактных датчиков М и N [2] несет в себе множество недостатков: датчики М и N представляют собой угольные стержни, поверхности которых в длительном промежутке времени подвержены образованию пленки окислов, что изменяет условия эксперимента; большое значение постоянной составляющей измеряемого параметра; для получения высокой чувствительности требуется большее значение базы MN.

В связи с этим, для измерения параметров породы используется бесконтактный трансформаторный датчик, который представляет собой кольцевой ферромагнитный сердечник с обмоткой, имеющий ряд преимуществ [1].

В связи с высоким уровнем помех, воздействующих на датчик и линию связи датчика с аналогово-цифровым преобразователем, принимаемый сигнал может оказаться непригодным для интерпретации. Протяжённость линий связи может достигать сотен метров.

Преобладающей является промышленная помеха частотой 50 Гц. Зондирование как правило производится на частоте 70-90 Гц. Таким образом, в самом датчике целесообразно применять фильтрацию промышленной помехи 50 Гц и усиление сигнала зондирующей частоты. При использовании аналоговой линии связи высокий уровень помехи может не давать возможность интерпретировать принятый сигнал, так как помеха может превышать полезный сигнал на 100 дБ.

Решением данной проблемы может служить использование цифрового канала передачи данных от датчика к аналогово-цифровому преобразователю. Для этого в блоке датчика предлагается использовать цифровой сигнальный процессор и проводить оцифровку и фильтрацию при его помощи непосредственно в блоке.

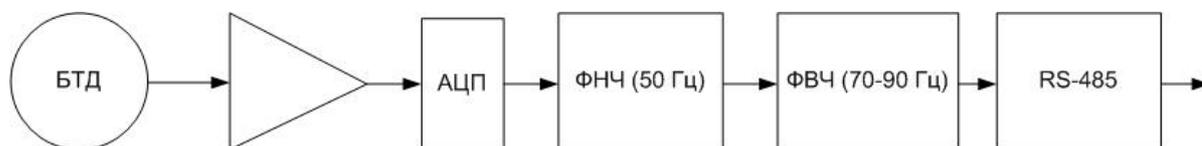


Рис. 1. Структура блока бесконтактного трансформаторного датчика

Сигнал, поступающий от бесконтактного трансформаторного датчика, усиливается при помощи инструментального усилителя AD622. Далее усиленный сигнал поступает на 12-разрядный АЦП цифрового сигнального процессора dsPIC30F3014. Цифровой сигнальный процессор производит фильтрацию 50 Гц и усиление диапазона 70-90 Гц. Затем оцифрованный и отфильтрованный сигнал поступает на преобразователь цифрового интерфейса RS-485, и может передаваться на расстояние до 1 километра. На приёмной части системы сбора необходимо поставить преобразователь RS-485/USB.

Таким образом, используя цифровой канал связи можно передавать данные без влияния помехи на линию.

Литература

1. Камшилин, А.Н. Интегральный бесконтактный трансформаторный датчик / А.Н. Камшилин, М.А. Сокольников // Научные труды муромских ученых: материалы 35-й науч.-техн. конф.– Муром, 2001.– С. 130-131.
2. Якубовский, Ю.В. Электроразведка / Ю.В. Якубовский.– М.: Недра, 1980.

Д.Н. Романов

Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23

Цифровая реализация преобразования Фурье на основе непрерывных кусочно-линейных функций

В настоящее время все большее распространение получают цифровые методы обработки сигналов. Для их функционирования требуются быстродействующие алгоритмы, реализуемые в цифровых устройствах.

Задача вычисления спектра сигнала чаще всего реализуется на основе быстрого преобразования Фурье (БПФ). Этот метод показывает высокую точность и быстродействие. Однако обладает тем недостатком, что для его использования требуется большое количество отсчетов сигнала [1]. Причем количество отсчетов мало зависит от формы самого сигнала, так как отсчеты берутся с фиксированным шагом.

Разработка алгоритмов позволяющих реализовать вычисление спектра импульсных сигналов на базе ключевых точек, позволит существенно сократить вычислительные затраты и повысить точность вычисления спектра. Ключевыми точками для расчета являются: начало отсчета времени; начало и конец переднего фронта импульса; начало и конец заднего фронта импульса, период импульса.

Для реализации таких алгоритмов хорошо подходят непрерывные кусочно-линейные функции (НКЛФ) [2]:

$$F(t) = \sum_{n=1}^N K_n \cdot |t - t_n|,$$

где n – счетчик суммы; t_n – значения узлов аппроксимации; K_n – коэффициент аппроксимации.

Коэффициент аппроксимации находится из выражения: $[K] = [y] \cdot [T]^{-1}$, где

$$T = \begin{bmatrix} |t_1 - t_1| & |t_1 - t_2| & \dots & |t_1 - t_N| \\ |t_2 - t_1| & |t_2 - t_2| & \dots & |t_2 - t_N| \\ \vdots & \vdots & \ddots & \vdots \\ |t_N - t_1| & |t_N - t_2| & \dots & |t_N - t_N| \end{bmatrix}; \quad y = \begin{bmatrix} y(t_1) \\ y(t_2) \\ \vdots \\ y(t_N) \end{bmatrix} \text{ – значения функции в узловых точках.}$$

Коэффициенты ряда Фурье для m – гармоник:

$$a_0 = \frac{2}{T} \int_{t_1}^{t_2} s(t) dt; \quad a_m = \frac{2}{T} \int_{t_1}^{t_2} s(t) \cos(m \omega_1 t) dt; \quad b_m = \frac{2}{T} \int_{t_1}^{t_2} s(t) \sin(m \omega_1 t) dt, \text{ где } \omega_1 = 2\pi/T.$$

После преобразования Фурье, выражения для коэффициентов a и b на основе НКЛФ:

$$a_0 = \frac{1}{T} \cdot \sum_{n=1}^N k_n \cdot [(t_2 - t_n)^2 - (t_1 - t_n + \Delta)^2].$$

$$a_m = \frac{2}{T} \cdot \frac{1}{(m \cdot \omega_1)^2} \cdot \sum_{n=1}^N k_n \cdot [(t_2 - t_n) \cdot m \cdot \omega_1 \cdot \sin(m \cdot \omega_1 \cdot t_2) + \cos(m \cdot \omega_1 \cdot t_2) - \cos(m \cdot \omega_1 \cdot t_n) - \cos(m \cdot \omega_1 \cdot (t_n - \Delta)) + \cos(m \cdot \omega_1 \cdot t_1) + (t_1 - t_n + \Delta) \cdot m \cdot \omega_1 \cdot \sin(m \cdot \omega_1 \cdot t_1)].$$

$$b_m = \frac{2}{T} \cdot \frac{1}{(m \cdot \omega_1)^2} \cdot \sum_{n=1}^N k_n \cdot [\sin(m \cdot \omega_1 \cdot t_2) - (t_2 - t_n) \cdot m \cdot \omega_1 \cdot \cos(m \cdot \omega_1 \cdot t_2) - \sin(m \cdot \omega_1 \cdot t_n) - \sin(m \cdot \omega_1 \cdot (t_n - \Delta)) + \sin(m \cdot \omega_1 \cdot t_1) - (t_1 - t_n + \Delta) \cdot m \cdot \omega_1 \cdot \cos(m \cdot \omega_1 \cdot t_1)].$$

Литература

Голд, Б. Цифровая обработка сигналов / Б.Голд, Ч. Рейдер; пер. с англ. под ред. А. М. Трахтмана.– М.: Сов. радио, 1973.– 368 с.

А.В. Ромашов, Л.В. Ромашова

Муромский институт (филиал) Владимирского государственного университета

602264, г. Муром, ул. Орловская, д. 23

e-mail: romashovamurom@mail.ru

Модели спектральных характеристик цифровых вычислительных синтезаторов

При формировании сигналов широко используются цифровые вычислительные синтезаторы (ЦВС), обладающие высоким быстродействием, малым шагом перестройки, хорошими спектральными характеристиками. Для интегральных ЦВС производителем указываются его спектральные характеристики, отображающие зависимость относительной спектральной плотности (ОСП) фазовых шумов от частоты отстройки.

При моделировании формирователей сигналов на ЦВС используют аппроксимацию ОСП математическими выражениями, с помощью которых можно с определенной точностью производить оценку уровня фазовых шумов.

Оценка фазового шума ЦВС, основанного на результатах экспериментальных исследований, дана в некоторых публикациях. Некоторые модели ОСП фазовых шумов ЦВС приведены в ([1], [2]). Однако их подробного исследования и соответствия экспериментальным данным не приводится. В ([3], [4]) получены модели для конкретных случаев, поэтому пользоваться ими нельзя. Целью работы является сравнение имеющихся моделей ОСП фазовых шумов ЦВС и соответствие их реальным спектральным характеристикам ЦВС.

Воспользуемся моделью ОСП фазовых шумов Кроупа [2]

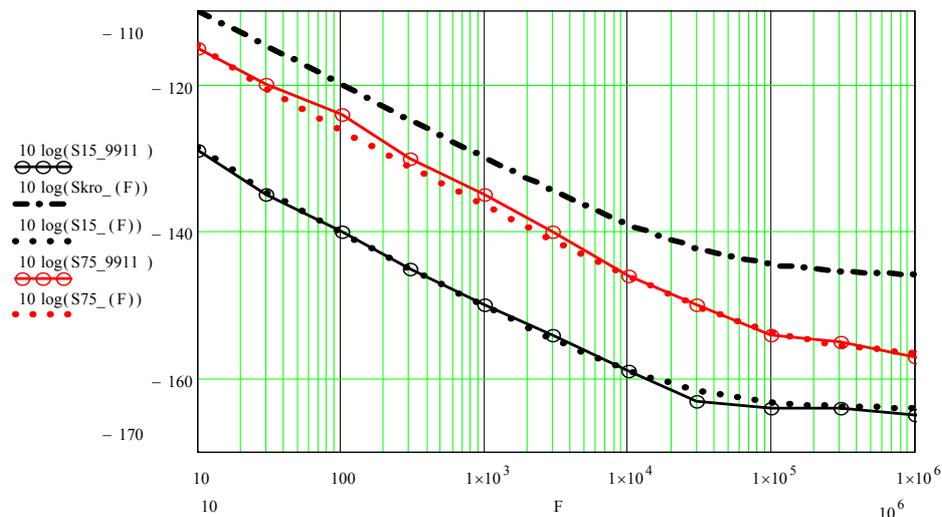
$$Skro(F) \approx \frac{10^{-10 \pm 2}}{F} + \frac{2^{-2(N-1)}}{3 \cdot f_T}$$

Для сравнения используем модель, предложенную в [5]

$$S(F) = \left[\frac{10^{-8,3}}{F^2} \left(\frac{f_{out}}{f_T} \right)^2 + \frac{10^{-9}}{F} \left(\frac{f_{out}}{f_T} \right)^2 + 2^{-2N-0,59} A^{-2} \left(\frac{f_{out}}{f_T^2} \right) \right] \left(\sin \left(\frac{\pi f_{out}}{f_T} \right) / \left(\frac{\pi f_{out}}{f_T} \right) \right)^{-2}$$

В качестве реальных спектральных характеристик ЦВС выберем характеристики интегрального синтезатора типа AD9911, для которого количество разрядов АЦП N=10 [5].

Результаты расчетов приведены на рисунке для двух синтезируемых частот $f_{out}=15$ МГц и 75 МГц при тактовой частоте $f_T=500$ МГц. Видно, что модель Кроупа приближенная и не зависит от выходной частоты. Предлагаемая модель с высокой точностью соответствует реальным спектральным характеристикам.



Литература

1. V.F. Kroupa. Phase Lock Loops and Frequency Synthesis, 2003. John Wiley & Sons, Ltd ISBN: 0-470-84866-9. - 320 p.
2. V.F. Kroupa. Direct Digital Frequency Synthesizers, 1998. John Wiley & Sons, Ltd ISBN: 978-0-7803-3438-0 – 396 с.
3. V. N. Kuleshov, Y. H. Liu, and B. E. Kuleshov. $1/f$ Fluctuations Sources in Direct Digital Frequency Synthesizers and Their Contribution to the Output Oscillations Power Spectral Density. Proc. 1995 IEEE Int. Freq. Control Symposium, pp. 282-287.
4. V.N. Kuleshov and Y.H. Liu. Fundamental noise in direct digital frequency synthesizers. Proc. 1995 IEEE Int. Freq. Control Symposium, pp. 288-293.
5. Ромашова, Л.В. Разработка модели относительной спектральной плотности фазовых шумов цифровых вычислительных синтезаторов. Прикладные вопросы формирования и обработки сигналов в радиолокации, связи и акустике [Электронный ресурс]: Всероссийские радиофизические научные чтения-конференции памяти Н.А. Арманда: сб. тез. докладов II науч.-практ. семинара.– Муром: Изд.-полиграфический центр МИ ВлГУ, 2010.– 108 с.:ил. – № гос. регистрации 0321001173.

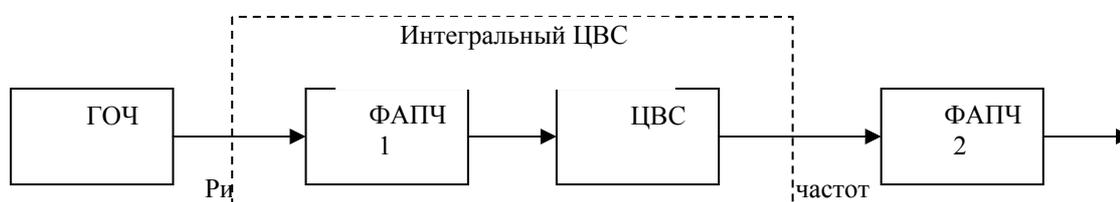
В.В. Ромашов, А.Н. Фомичёв

Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23
e-mail: romashovmurom@mail.ru, ua3var@yandex.ru

Применение цифровых вычислительных синтезаторов в качестве опорного генератора системы ФАПЧ

Широко применяемые в радиосистемах синтезаторы с ФАПЧ требуют сложных схем для получения низкого уровня фазового шума и высокого быстродействия. Цифровые вычислительные синтезаторы (ЦВС) обладают высоким быстродействием, низким уровнем шума, однако пока еще имеют ограничения по частоте и существенный уровень дискретных побочных составляющих в выходном сигнале [1]. Применение гибридного метода синтеза частот позволяет в значительной мере устранить эти противоречия.

Одна из гибридных схем, в которой выходной сигнал ЦВС используется в качестве опорного для ФАПЧ, приведена на рис.1 [2]. Она состоит из трёх основных блоков: генератора опорной частоты (ГОЧ), цифрового вычислительного синтезатора и системы фазовой автоподстройки частоты (ФАПЧ2).



В качестве ЦВС используется интегральная микросхема, которая часто имеет встроенный умножитель частоты на ФАПЧ1 с коэффициентом умножения от 4 до 20 для повышения тактовой частоты, и собственно цифровой синтезатор частоты. ЦВС обеспечивает формирование сигнала с необходимым шагом изменения частоты и в необходимом диапазоне частот. ФАПЧ2 используется для повышения выходной частоты формирователя частот и используется в режиме умножения частоты.

Петля ФАПЧ2 действует как перестраиваемый полосовой фильтр, центральная частота которого всегда равна выходной частоте, несмотря на то, что реализован он в виде перестраиваемого ФНЧ. Поэтому побочные составляющие ЦВС, которые находятся вне полосы пропускания этого фильтра, кроме собственных шумов ГОЧ, будут ослаблены. Аддитивный белый шум, который создают схемы ЦВС, также будет ослаблен фильтрующим действием петли ФАПЧ2. [3]

Таким образом, использование цифровых вычислительных синтезаторов в качестве опорного генератора в системах ФАПЧ позволяет снизить шумовые и дискретные побочные составляющие, повысить частотный диапазон и быстродействие, получить необходимый шаг перестройки частоты (вплоть до долей Гц).

Литература

1. A Technical Tutorial on Digital Signal Synthesis Copyright © 1999 Analog Devices, Inc. 1
2. Synthesizer Products Data Book. Data Subject to Change Without Notice. Copyright © 1997 QUALCOMM Incorporated. All rights reserved. С. 1-1 - 9-10.
3. Ридико, Л.И. DDS: прямой цифровой синтез частоты / Л.И. Ридико // Компоненты и технологии. – 2003. – № 11.

М.С. Смирнов

*Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23*

Реализация КИХ-фильтров при использовании ПЛИС компании Altera

Фильтром с конечной импульсной характеристикой (КИХ-фильтром) называют цифровые фильтры, у которых импульсная характеристика имеет конечную длину. То есть только ограниченное число член входного ряда вносит свой вклад в формирование выходного сигнала. Для реализации таких свойств КИХ-фильтры не могут иметь рекурсивных членов.

В цифровых системах КИХ-фильтры используются для подавления шума, формирования спектральной характеристики системы или для выделения сигнала.

Традиционным средством для реализации большинства ЦОС алгоритмов (в том числе и КИХ-фильтров) служат DSP-процессоры. Достоинство процессоров состоит в том, что скорость работы у них сочетается с гибкостью программной реализации.

Однако DSP-процессоры обладают ограниченным числом аппаратных устройств для выполнения операций умножения с накоплением, что в свою очередь приводит к большому числу тактов на выполнение одной операции фильтрации. Количество тактов прямо пропорционально порядку фильтра.

Использование аппаратной реализации при помощи программируемых логических интегральных схем (ПЛИС) дает возможность увеличить скорость фильтрации на 1-2 порядка (табл. 1).

Таблица 1

Сравнение реализации КИХ фильтров с 12-битной шиной данных

Устройство	Реализация	Количество тактов на реализацию
DSP-процессор	1 MAC (умножение с накоплением)	~120
ПЛИС Altera	1 последовательный фильтр	12
	1 параллельный фильтр	1

Как видно из табл. 1, скорость выполнения фильтрации в 10-100 раз превышает скорость DSP-процессора.

В ПЛИС есть возможность реализации параллельной, последовательной или смешанной структуры КИХ-фильтров.

Параллельный КИХ-фильтр способен формировать выходной сигнал на каждом такте. Данная структура обеспечивает наивысшую производительность, однако занимает наибольшую площадь кристалла. Сочетание параллельной архитектуры фильтра с конвейерной обработкой дает возможность фильтрации на частотах 120-300МГц.

Последовательная структура занимает гораздо меньшую площадь кристалла, однако за это приходится расплачиваться производительностью. Последовательный фильтр способен принимать только 1бит за такт. Таким образом, последовательный фильтр формирует выходной сигнал через N тактов (где N разрядность входного сигнала) после поступления входного.

Смешанная структура КИХ-фильтра объединяет несколько небольших последовательных фильтров в большой параллельной структуре. Данная структура обеспечивает большую скорость обработки входного сигнала, чем последовательный фильтр и занимает меньшую площадь кристалла, чем аналогичный параллельный фильтр.

Литература

1. Основы цифровой обработки сигналов: учеб. пособие / А.И. Солонина, Д.А. Улахович, С.М. Арбузов и др.– 2-е изд., испр. и перераб.– СПб.: БХВ-Петербург, 2005.– 768 с.: ил.
2. Оппенгейм, А. Цифровая обработка сигналов /А. Оппенгеймер, Р. Шафер; под ред. А.С. Ненашева; пер. с англ. С.А. Кулешова.– М.: Техносфера, 2006.– 856 с.: ил.

М.С. Смирнов

Муромский институт (филиал) Владимирского государственного университета

602264, г. Муром, ул. Орловская, д. 23

e-mail: kaf-eivt@yandex.ru

Реализация алгоритмов БПФ при помощи ПЛИС компании Altera

Быстрое преобразование Фурье (БПФ) – это название целого ряда эффективных *алгоритмов*, предназначенных для быстрого вычисления дискретно-временного ряда Фурье. Основная проблема, возникающая при практической реализации ДПФ, заключена в большом количестве вычислительных операций. Основная идея БПФ – деление N-точечного ДПФ на два и более ДПФ меньшей длины, каждый из которых можно вычислить отдельно, а затем линейно просуммировать с остальными, с тем, чтобы получить ДПФ исходной N-точечной последовательности.

В основе базовой архитектуры реализации БПФ при помощи ПЛИС компании Altera лежит алгоритм преобразования по основанию 2^2 , с помощью которого можно реализовывать алгоритмы БПФ размерностью 2^m точек, где $4 \leq m \leq 18$. При реализации алгоритмов БПФ на ПЛИС есть возможность оперировать данными с фиксированной и плавающей запятой. Входной массив данных может быть представлен натуральными значениями, отрицательными значениями, и лежащими в диапазоне от $-N/2$ до $+N/2$. Выходной массив, как правило, представляется натуральными и отрицательными значениями.

Скорость реализации алгоритмов БПФ зависит: от типа выбранной ПЛИС, от разрядности входного массива данных, от типа входного массива данных. Результаты реализации БПФ для микросхемы EP3C16F484C6 семейства Cyclone III приведены в табл. 1.

Таблица 1

Производительность и аппаратные затраты при вычислении БПФ с помощью ПЛИС семейства Cyclone III

Тип данных	Количество точек	Количество вентилей	Объем памяти (бит)	f_{\max} (МГц)	Количество тактов	Время БПФ (мкс)
Фиксированная точка	256	3976	4173	190	256	1,35
Фиксированная точка	1024	5392	5549	181	1024	5,66
Фиксированная точка	4096	6865	6873	176	4096	23,22
Плавающая точка	256	27323	19619	113	256	2,27
Плавающая точка	1024	34508	24436	114	1024	8,99
Плавающая точка	4096	41774	29294	113	4096	36,38

Для сравнения скорость выполнения аналогичных операций с применением DSP-процессоров приведена в табл. 2.

Таблица 2

Производительность при вычислении БПФ с помощью DSP-процессоров компании Analog Devices

Тип данных	Количество точек	Тип процессора	f_{\max} (МГц)	Время БПФ (мкс)
Фиксированная точка	256	ADSP-TS001	150	7,3
Фиксированная точка	1024	ADSP-2189M	50	453
Плавающая точка	1024	ADSP-21160	100	90
Плавающая точка	1024	ADSP-TS001	114	69

Как видно из представленных таблиц реализация БПФ на ПЛИС дает существенный (в десятки раз) выигрыш в скорости обработки данных.

Литература

Оппенгейм, А. Цифровая обработка сигналов /А. Оппенгеймер, Р. Шафер; под ред. А.С. Ненашева; пер. с англ. С.А. Кулешова.– М.: Техносфера, 2006.– 856 с.: ил.

М.В. Усачёв, Н.П. Мольков

*Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23
e-mail: mnpvl@mail.ru*

К вопросу построения имитационной модели семейства микроконтроллеров Texas Instruments TMS320F2802X для SPICE-симуляторов

Ряд симуляторов, в том числе Texas Instruments CCStudio 3.0 и выше, а также IAR Electronic Workbench позволяют редактировать программный код на целевом микроконтроллере, однако функционирование периферии в этом случае отладить затруднительно, поскольку входные внешние воздействия сформировать невозможно.

Рассматриваемая модель состоит из двух частей.

1. Ядро микроконтроллера, отвечающее за декодирование и выполнение байт-кода, а также команд управления, поступающих от симулятора. При отладке исполняемого кода удобно использовать традиционный подход, основанный на командах: ПАУЗА, ПРОДОЛЖИТЬ, ВЫПОЛНИТЬ ДО АДРЕСА и т.п. Обработкой таких команд, а также поддержку точек останова и списка переменных (при программировании на языках высокого уровня) осуществляет ядро. Преимуществом данной имитационной модели является возможность создания «аппаратных» точек останова при доступе к памяти: чтение, запись, полный доступ.

2. Периферийные модули, описывающие работу соответствующей периферии реального микроконтроллера. При анализе семейств Texas Instruments MSP430 и TMS320 было отмечено, что существуют внутренние межмодульные связи. Это касается не только модуля тактирования (PLL, OSC, LPM), который связан со всеми остальными, но также, например, 16-канальный АЦП может запустить преобразование при соответствующих сигналах от ШИМ, таймеров, программного кода и др.

При проектировании имитационной модели для симуляторов необходимо стремиться к максимально быстрой работе обеих ее частей с обеспечением требуемой точности. Анализ [1] показал, что наиболее затратной по времени является процедура эмуляции исполнения машинных команд. Обычно исполнитель команд работает на частоте системного тактового сигнала, который также «питает» остальные периферийные модули. На псевдокоде основной цикл программной модели будет выглядеть следующим образом:

```
void CORE::main_clock_handler(DWORD signal_value)
{ // исполнитель команд, работает только при фронте
  if (signal_value == 1)
    executer.do_cycle();
  for (int i = 0; i < num_handlers; i++)
  { // периферийные модули - «абоненты»
    peripheral_handlers[i]->do_cycle(signal_value);
  }
}
```

Однако результаты симуляции показывают, что наибольший промежуток времени необходим для обработки тактового сигнала периферией (до 95 %). Причем этот процесс определяется количеством и перечнем периферийных модулей, в данный момент находящихся в рабочем состоянии. Это количество может меняться при записи соответствующих значений в управляющие регистры. Такое значительное время обработки можно объяснить тем, что периферийные обработчики тактового сигнала обязаны реагировать как на фронт, так и на срез. Кроме того, при включении всей периферии количество абонентов может достичь 40.

Литература

SPRS523E. Piccolo Microcontrollers.– Режим доступа: <http://focus.ti.com/lit/ds/symlink/tms320f28027.pdf>

К.К. Храмов

Муромский институт (филиал) Владимирского государственного университета
602264, г. Муром, ул. Орловская, д. 23
e-mail: hramovkk.lan@mit.ru

Анализ эффективности использования образов спектра при изменении параметров коммутирующих импульсов в цифровом синтезаторе прямого метода синтеза

Широкое распространение прямого цифрового синтеза (*Direct Digital Synthesis* – DDS) частот в современных устройствах формирования и обработки сигналов обусловлено рядом достоинств DDS технологии [1. С. 2]: высокое быстродействие и разрешающая способность синтезаторов по частоте и фазе; возможность синтеза сигналов с различными видами модуляции; удобное конструктивное исполнение; наличие цифрового интерфейса, позволяющего легко реализовать микроконтроллерное управление.

Как известно [2], функционирование синтезаторов DDS заключается в формировании в определенные дискретные моменты времени цифрового кода, соответствующего амплитуде синтезируемого сигнала в данный момент времени, и преобразовании этого кода с помощью цифро-аналогового преобразователя в аналоговую форму.

В [3. С. 4] показано, что при добавлении в структуру DDS синтезатора преобразователя скважности импульсов ПС и коммутатора К становится возможным увеличение относительно уровня высокочастотных компонент спектра на 3...6 дБ. При этом ПС увеличивает скважность тактовых импульсов и коммутирует сформированной последовательностью $s_Q(kT)$ дискретный сигнал $s_D(kT)$ на выходе синтезатора. Коммутатор функционально реализует операцию перемножения дискретных последовательностей $s_Q(kT)$ и $s_D(kT)$. Здесь k – номер дискрета, T – период дискретизации.

В реальных устройствах формирования и обработки сигналов добиться идеальной прямоугольности коммутирующих импульсов не удастся, время нарастания импульсов всегда имеет конечное значение. Поэтому практический интерес представляет собой анализ влияния длительности фронтов импульсов τ^+ и τ^- коммутирующей последовательности $s_Q(kT)$ на уровень спектральных компонент выходного сигнала формирователя.

Как показали проведенные исследования, увеличение длительности фронтов коммутирующих импульсов в схеме синтезатора приводит к снижению эффективности использования образов основной частоты. Кроме того, при неравенстве длительностей фронтов (асимметрии) импульсов, то есть когда $\tau^+ \neq \tau^-$, огибающая спектра выходного сигнала коммутатора отклоняется от функции синуса Котельникова, «размываясь» вдоль оси частот.

Таким образом, форма и длительность коммутирующих импульсов оказывает заметное влияние на распределение амплитуд спектральных компонент выходного сигнала рассматриваемой схемы синтезатора. Изменяя параметры импульсов, можно повысить эффективность использования образов спектра основной частоты и, тем самым, расширить области применения цифровых синтезаторов прямого метода синтеза.

Литература

1. Белов, Л.А. Синтезаторы частот и сигналов / Л.А. Белов.– М.: САЙНС-ПРЕСС, 2002– 80 с.
2. Формирование прецизионных частот и сигналов: учеб. пособие / Н.П. Ямпурин, В.В. Болонзев, Е.В. Сафонова и др.– Нижний Новгород: Нижегород. гос. техн. ун-т, 2003.– 187 с.
3. Храмов, К.К. Эффективное использование образов спектра в ОВЧ и УВЧ диапазонах при прямом цифровом синтезе частот / К.К. Храмов // Методы и устройства передачи и обработки информации: межвуз. сб. науч. тр. Вып.11 / под ред. В.В. Ромашова, В.В. Булкина.– М.: Радиотехника, 2009.– С.108-112.
4. Храмов, К.К. Влияние параметров коммутирующих импульсов на спектр при цифровом формировании сигналов в ОВЧ и УВЧ диапазонах / К.К. Храмов // Казанская наука.– 2010.– № 8, вып. 1.– С.194-197.

К.К. Храмов

Муромский институт (филиал) Владимирского государственного университета

602264, г. Муром, ул. Орловская, д. 23

e-mail: hramovkk.lan@mit.ru

Исследование частотных характеристик линейризованной модели квадратурного автокомпенсатора фазовых искажений

При усилении радиосигналов с угловой модуляцией под влиянием различных внутренних и внешних дестабилизирующих факторов (изменение напряжения питания усилителя, паразитные наводки, случайные возмущения фазы и т. д.) возникают нежелательные отклонения закона изменения фазы усиливаемого сигнала.

Одним из эффективных способов снижения фазовых искажений $\varphi(t)$, возникающих в усилителе мощности, является применение квадратурных автоматических компенсаторов с регулированием по отклонению. С принципами работы автокомпенсаторов, в том числе содержащих квадратурные преобразователи сигналов, можно ознакомиться в [1].

Авторами [1] показано, что закон изменения фазы $\varphi_2(t)$ выходного сигнала $u_2(t)$ квадратурного автокомпенсатора определяется выражением

$$\varphi_2(t) = \varphi_1(t) - \Phi(e_{ymp1}, e_{ymp2}) + \varphi(t), \quad (1)$$

где $\varphi_1(t)$ – закон угловой модуляции входного сигнала $u_1(t)$ автокомпенсатора; $\Phi(e_{ymp1}, e_{ymp2})$ – фаза коэффициента передачи, зависящая от квадратурных управляющих напряжений e_{ymp1} и e_{ymp2} , пропорциональных, соответственно, косинусу и синусу разности фаз $(\varphi_2 - \varphi_1)$.

Исследование характеристик квадратурного автокомпенсатора на основе анализа (1) затруднено, поскольку структура автокомпенсатора является принципиально нелинейной вследствие нелинейности входящих в него блоков [2]. Поэтому для получения передаточной функции «фаза-фаза» $H(p)_{\Delta\varphi \Delta\varphi_2}$ автокомпенсатора необходимо линейризовать его модель.

В докладе рассматривается исходная нелинейная математическая модель квадратурного автокомпенсатора фазовых искажений с регулированием по отклонению. Получено аналитическое выражение для малых приращений фазы $\Delta\varphi_2$ на выходе устройства. Приведены условия и допущения, позволившие записать выражение и построить линейную модель квадратурного автокомпенсатора.

Анализ полученной модели дает возможность исследовать частотные свойства автокомпенсатора, получить в общем виде выражения для его передаточной функции, построить АЧХ автокомпенсатора различными типами фильтров в цепи регулирования по отклонению. В качестве иллюстрации докладе рассматривается работа устройства с фильтрами нижних частот первого и второго порядков, а также пропорционально-интегрирующим фильтром при различных коэффициентах петлевого усиления k .

Из полученных графиков следует, что с ростом k увеличивается степень компенсации нежелательных отклонений фазы, причем полоса частот, в которой подавление максимально, определяется полосой пропускания фильтра.

Для подтверждения проведенных теоретических исследований была построена и исследована цифровая модель квадратурного автокомпенсатора при воздействии на нее случайных возмущений фазы. Полученные результаты моделирования подтверждают теоретические выкладки.

Литература

1. Квадратурные формирователи радиосигналов: моногр. / П.А. Попов, С.А. Шерстюков, Д.А. Жайворонок и др.; под ред. П.А. Попова.– Воронеж: Воронежский институт МВД России, 2001.– 176 с.
2. Храмов, К.К. Частотные характеристики квадратурного автокомпенсатора фазовых искажений с регулированием по отклонению / К.К. Храмов // Вопросы радиоэлектроники, сер. ОТ.– 2010.– Вып. 1.– С. 28-33.